10-2007de yazılmış

1-RISC ve CISC mimarilerini karşılaştırın, hangisi daha iyi söyleyiverin.  
  
2- P4, Sparc III ve 8051 ISA mimarilerini instruction yapısı ve instructionları açısından değerlendirin.  
  
3- EPIC felsefesini açıklayıverin.  
  
4- Pipeline'larla alakalı sorunlar nelerdir, bu sorunlara ne gibi çözümler getirilmiştir?

bence pentium 4 ve ultra sparc iii karsılastırılması banko sorudur.  
bu sorunun cevabını burada toplu halde bulsak herkes için hazır cevap olacak Smile  
  
benim bulduklarım                                        sparc  
p4 32 bir cics                                                  64 bit risc  
64 bit data bus                                               128 bit data bus  
33 bit adres bus                                             43 bit adres bus

:::::::::::::::::::::

2005

**COMPUTER ARCHITECTURE FINAL**

**(90 minutes)**

1. (15) Explain the following terms: virtual machine, microprogramming, Moore's law.
2. (10) a. Explain how processor level parallelism can be achieved?

(10) b. What are the advantages of using interpreters over hardware processors.

1. (10) a. Explain the purpose of and the methods for branch prediction.

(15)b. Assume we have a superscalar machine. An instruction is decoded in cycle n and execution starts in cycle n+1. For a simple instruction, such as addition and subtraction, the writeback to destination register occurs at the very end of cycle n+2. For a more complicated instruction such as multiplication, the writeback occurs at cycle n+3. The decoder unit issues up to 2 instructions Per clock cycle. Explain how the following code should be executed using out of order execution and register renaming.

R3=R0\*R1

R4=R0+R2

R5=R0+R1

R6=R1+R4

R7=R1\*R2

R1=R0-R2

R3=R3\*R1

R1=R4+R4

1. (10) a. Explain the situations in which Assembly Language is preferred.

(10) b. What are the possible bindings time for a program? Which possibility is the best. Why?

1. (10) a. Compare Pentium II, Ultra Sparc II and PicoJava architectures in terms of their instruction formats.

(10) b. Explain the function of the ISA layer. What considerations should be taken into account when designing the ISA level

:::::::::::::::::::::::::

2008 2009 final

1- raid mimarisinin avantajları  
2- 36 bitlik expanding code tasarımı şunları içeren:  
     2 tane 15 bitlik adres ve 3 bitlik register sahası içeren 7 komut  
     1 tane 15 bitlik adres ve 3 bitlik register sahası içeren 500 komut  
      hiç adres ve register sahası içermeyen 50 komut  
3- out-of-order ve register renaming mimarisi neden yapılmıstır?  
4- pentium 4 ve sparc-III'ün mikrokomut açısından karşılaştırılması  
5-IA-64 mimarisinde EPİC mimarisini acıklayın ve avantajlarını yazın.  
  
NOT: tüm sorular 20 puan, ayrıca bizde 3 hafta ders olmadığı birkaç konu işlenemedi, işlenmiş olsa final sorularına o ünitelerde dahil olurdu, sadece bunlara bakarak çalışmayın

2007-2008 final

1- RISC ve CISC mimarilerini karşılaştırın, hangisi daha iyi söyleyiverin.  
  
2- P4, Sparc III ve 8051 ISA mimarilerini instruction yapısı ve instructionları açısından değerlendirin.  
  
3- EPIC felsefesini açıklayıverin.  
  
4- Pipeline'larla alakalı sorunlar nelerdir, bu sorunlara ne gibi çözümler getirilmiştir?  
  
Diğer soruları hatırlayamadım...

5.  
 a. Assembly ve yüksek düzeyli dillerden birisi birlikte kullanılarak program geliştirilebilir. Bu ne gibi avantajlar sağlar?  
  
b. Linker nedir? Başlıca görevleri?

:::::::::::::::::::::::::::::::::::::::::::::::::

Çıkmış sorular vize altında

2006-2007

1-Design principles of a good computer  
2-P4 bus şekli  
3-P4,Ultra sparcIII be 8051 karşılaştırması  
4-Mic1 deki next adres bulmanın yollarını yazma gibi biseydi

|  |
| --- |
|  |

design principles of modern computers? ilk soru buydu. cevabı 2. ünitedeymiş. 4 veya 5 maddelik RISC design principles ın maddelerini istiyomuş (soruyu ben cevaplamamıştım. sonradan öğrendiklerim bunlar)

arkadşalar geçmiş sorularda aylin hoca sıksık sormus bu soruyu  
. Explain how processor level parallelism can be achieved?  
  
nedir ne değildir.bence 10 puanlık soru garanti .   
  
array ve vector processorlerden bahsetmiş.benim kafam karıstı.iyi anlayan biri paylasırsa sevinirim.  
  
kısacası nedir bu sorunun cevabı

|  |  |  |
| --- | --- | --- |
| [xx](http://forum.egebilmuh.net/index.php?topic=1077.msg6639#msg6639) | [**Ynt: Processor level PARALLELISM**](http://forum.egebilmuh.net/index.php?topic=1077.msg6639#msg6639)  « **Yanıtla #1 :** Kasım 21, 2006, 05:45:01 ÖÖ » |  |

processor level parallelism  
1- array computers   
a- array processor  
b- vector processor  
2- multiprocessor  
3 - multicomputers  
  
arrayprocessor : 8 x 8 lik işlemci / bellek yerleri var. Control unit veriyi CPU lara dağıtıyor. hepsi aynı işlemi yapıyor. Farklı işlemler yapılabilir ama aynı anda aynı iş görülüyor. 1 clock cycle da 64 işlemci/bellek paralel çalışıyor  
vector processor: arrayprocessora göre daha az yer kaplıyor. seri halinde bellekten arryin elemanları vector registera yüklenir. (yemekhane örnegini vermiş hoca, 4 farklı yemek için 4 kişi var yemekleri kaseye koyan) embarassed(anlamadım bu vector processoru ama neyse...)  
multiprocessor: birden fazla CPU var. Ortak bi bellek kullanıyolar. Avantajı: paylaşılan tek bi belleği programlamak daha kolay oluyomuş. dezavantajı: CPUların paylaşılan bellege yazması sorun olabilir.  
multicomputers: Sistemde bağlanmış birden çok bilgisayar var (network). Kendi local bellekleri var.   
  
multiprocessorları programlamak kolaymış, multicomputersları ise kurmak daha kolaymış. Bu nedenle, bu iki yapıyı beraber kullanmak amacıyla hybrid çalışmaları yapılıyomuş....  
(yazdıklarım DOGRU demiyorum, bunları buldum )  
yanlışsa ve  düzeltirseniz sevinirim

[xx](http://forum.egebilmuh.net/index.php?topic=1077.msg6640#msg6640)

[**Ynt: Processor level PARALLELISM**](http://forum.egebilmuh.net/index.php?topic=1077.msg6640#msg6640)

« **Yanıtla #2 :** Kasım 21, 2006, 05:49:08 ÖÖ »

array processorde neden hepsi aynı işi yapıyor  
  
birde vector u anlamadım arrayle farkı ne   
  
bu arada teşekkürler

|  |  |  |
| --- | --- | --- |
| [xx](http://forum.egebilmuh.net/index.php?topic=1077.msg6643#msg6643) | [**Ynt: Processor level PARALLELISM**](http://forum.egebilmuh.net/index.php?topic=1077.msg6643#msg6643)  « **Yanıtla #3 :** Kasım 21, 2006, 06:07:58 ÖÖ » |  |

Bildiğim kadarı ile array processor da tum işlemciler aynı işlemi yapiyorlar ama aynı verilerle değil.Yani aynı iş farklı verilerle yapiliyor.Elektrik faturalarının basilmasi vb.  
  
Vector processor ayrı bir kart tipinde.kendine has ve bol miktarda register ı var.Tek esprisi üzeindeki registerler sayesinde çok data access time duseceğinden hızlı işlem yapabilmesi.Vector işlemlerini çok hızlı yapar.

[bus arbitrationla ilgili bir soru](http://forum.egebilmuh.net/index.php?topic=1078.msg6651#msg6651)

|  |  |  |
| --- | --- | --- |
| [xx](http://forum.egebilmuh.net/index.php?topic=1055.msg6439#msg6439) | [**cıkması muhtemel sorular**](http://forum.egebilmuh.net/index.php?topic=1055.msg6439#msg6439)  « **:** Kasım 18, 2006, 02:36:56 ÖÖ » |  |

bence pentium 4 ve ultra sparc iii karsılastırılması banko sorudur.

p4                                                                sparc  
 32 bir cics                                                  64 bit risc  
64 bit data bus                                           128 bit data bus  
36 bit adres bus (33 bit kullanılır                  43 bit adres bus  
 sondaki 3 daima sıfır)                                           
ek cache takılamıyor                                  l2 opsiyonel değişiyor esnek.  
  
  
bunlara ek varmı  
yada yanlıs yazdığım var mı su 33 ve 43 olayı doğrumu defterde öyle gördüm ama emin değilim

[Alıntı sahibi: Briareus üzerinde Kasım 19, 2006, 03:18:06 ÖÖ](http://forum.egebilmuh.net/index.php?topic=1055.msg6494#msg6494)

-pentium CISC mimarisine sahiptir  
-sparc ta microarchitecture seviyesi yoktur.  
  
sparc hangi mimariyi kullanıyor?  
pentium da microarchitecture seviyesi var mı?

sparc ta microarchitecture seviyesi olmamasının nedeni risc kullanılması  
microarchitecture seviyesi olup olmaması risc ile cisc farkından geliyor

|  |
| --- |
|  |

TARTIŞMA

arkadaşlar hamming distance ı anladık. farklı olan bit sayıları bize hamming distance ı veriyor.orası defterde anlasılır Smileama bu distance kullanarak nasıl hata kontrolu ve duzeltmesi yapabiliriz.bunu defterden cıkartamadık.varmıdır bilgisi olan Smile

|  |
| --- |
|  |

Anladığım kadarıyla hamming distance'ı bir örnekle açıklamaya çalışıyım;  
  
örenğin elimizde geçerli sadece 4 tane codeword var ve şu şekilde;  
 0 0 0 0 0 0 0 0 0 0            Farkettiyseniz herhangi iki word çiftinin arasında 5'er tane farklı bit var.  
 0 0 0 0 0 1 1 1 1 1            Bu yüzden; **Hammig Distance= 5**  
 1 1 1 1 1 0 0 0 0 0                      yani; **2d+1=5   ->   d=2** (2 bitlik hata düzeltilebilir demek)       
 1 1 1 1 1 1 1 1 1 1  
  
Bu bilgiyi çıkardıktan sonra diyelim ki elimize **0 0 0 0 0 0 0 1 1 1** şeklinde bie code geldi ve hatalı olduğu belirlendi. Hemen karşılaştırıyoruz;  
  
 **0 0 0 0 0 0 0 1 1 1**  
          ....  0 0 0 0 0  --> 3 bit değişmiş olmalı   
          ....  1 1 1 1 1  --> 2 bit değişmiş olmalı  
  
Bu durumda hem 2 bitin değişmiş olma ihtimali daha yüksek hem de3 bit değişmiş olsa hatayı düzeltemezdik (çünkü d=2) diyoruz ve bu kodu şu şekilde değiştiriyoruz;  
**0 0 0 0 0 1 1 1 1 1**  
  
Umarım anlatabilmişimdir. Hamming Algortihm ya da 1 bitlik hatayı düzeltmek için kaç kontrol word gerekir şeklinde sorularınız varsa yine yardımcı olmaya çalışırım  Wink